

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-29842

(43)公開日 平成6年(1994)2月4日

(51)Int.Cl.<sup>5</sup>

H03M 1/08

識別記号

庁内整理番号

A 9065-5J

FI

技術表示箇所

審査請求 未請求 請求項の数6(全 6 頁)

(21)出願番号 特願平5-99857

(22)出願日 平成5年(1993)4月26日

(31)優先権主張番号 P4213504.4

(32)優先日 1992年4月24日

(33)優先権主張国 ドイツ(DE)

(71)出願人 591064140

ドイチュ・アイティーティー・インダスト  
リーズ・ゲゼルシャフト・ミット・ベシュレ  
ンクた・ハフツング

DEUTSCHE ITT INDUST  
RIES GESELLSCHAFT M  
IT BESCHRANKTER HAF  
TUNG

ドイツ連邦共和国、デー — 7800 フラ  
イブルク・イム・ブライスガウ、ポスト・  
オフィス・ボックス 840、ハンス —  
ブンテ — シュトラーセ 19

(74)代理人 弁理士 鈴江 武彦

最終頁に続く

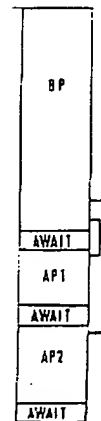
(54)【発明の名称】 デジタル信号プロセッサにより生じるスプリアス信号の減少方法

(57)【要約】

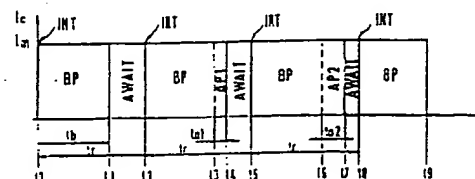
【目的】 本発明は、プロセッサの周期的動作によるパ  
ワー消費の変化により生じるスプリアス信号を減少させ  
る方法を提供することを目的とする。

【構成】 実行される指令コードに依存するデジタル信  
号プロセッサが中断INTにより初期化される循環的に反  
復するプログラムルーチンBPを実行し、作動時間中第1  
の平均パワー消費 $I_m$ を生じ、プログラムルーチンBPの作  
動時間が2つの連続的中断の間の時間より短いデジタル  
信号プロセッサのパワー消費により生じるスプリアス信  
号の減少方法において、連続的プログラムルーチンBPの  
間でプロセッサがプログラムルーチンの期間中、平均パ  
ワー消費 $I_m$ に対応するプロセッサの平均パワー消費を生  
じる待機ルーチンAWAIT を行うことを特徴とする。

(a)



(b)



## 【特許請求の範囲】

【請求項1】 実行される指令コードに依存するデジタル信号プロセッサが中断により初期化される周期的に反復するプログラムルーチンを実行し、作動時間中第1の平均パワー消費を生じ、プログラムルーチンの作動時間が2つの連続的中断の間の時間より短いデジタル信号プロセッサのパワー消費により生じるスプリアス信号の減少方法において、

連続的プログラムルーチンの間でプロセッサがプログラムルーチンの期間中、平均パワー消費に対応するプロセッサの平均パワー消費を生じる待機ルーチンを行うことを特徴とするスプリアス信号の減少方法。

【請求項2】 待機ルーチンが、プログラムルーチンの統計上のパワー消費分配にほぼ対応してプロセッサの統計上のパワー消費分配を生じさせる指令コードのシーケンスを有する待機ルーチンの特徴とする請求項1記載の方法。

【請求項3】 待機ルーチンが、データバス読取り指令、乗算加算指令、データバス読取りへ戻れ指令を含むことを特徴とする請求項2記載の方法。

【請求項4】 待機ルーチンは、プロセッサのプログラムメモリ中に指令コードのシーケンスとして蓄積され、プログラムルーチンに続いて実行されることを特徴とする請求項1乃至3のいずれか1項記載の方法。

【請求項5】 待機ルーチンはプロセッサのマイクロコードの指令コードのシーケンスとして固定され、予め定められた指令コードにより開始できることを特徴とする請求項1乃至3のいずれか1項記載の方法。

【請求項6】 全ての周期的に反復するプログラムルーチンがプロセッサのマイクロコード中の待機ルーチンを検索する指令コードで終了することを特徴とする請求項5記載の方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、プロセッサ、特に実行される指令コードに依存するデジタル信号プロセッサのパワー消費により生じるスプリアス信号の減少方法に関し、前記プロセッサは中断により初期化される周期的に反復するプログラムルーチンを行い、作動時間中、第1の平均パワー消費が生じ、プログラムルーチンの作動時間は2つの連続する中断の間の時間より短い。

## 【0002】

【従来の技術】供給電圧導線のオーム抵抗又は誘導性リアクタンスは部品又は接続されたユニットのパワー消費により決定される電圧低下を起し、部品又はユニットの供給電圧端子で重畳されたスプリアス電圧を生じる。誘導性または容量性結合は特にアナログサブ回路では供給電圧導線から信号入力への混信を生じる。

【0003】デジタル信号処理装置ではこのような1つの不必要な信号源は加算器、減算器、乗算器、アキュム

レータ(ACCU)、RAM、データバスインターフェイスのような異なったパワー消費を有するユニットを含むデジタル信号プロセッサである。

【0004】このようなデジタル信号プロセッサが周期的に反復するプログラムルーチンを行うならば、後者は周波数と使用される指令コードのタイプにより決定される信号プロセッサの平均パワー消費を生じる。このような周期的な反復するプログラムルーチンは例えば可聴信号のデジタル処理期間に生じ、予め定められた反復率でのデジタル化された入力値の書き込み、これらの値の例えばフィルタ関数のようなプログラムルーチンによる処理、それに続く変化された値の出力を含む。これらのプログラムルーチンの作動時間は処理される2つの入力値の間の時間より短く選択されなければならない、それはそうでなければ結果的にエラーが発生されるからである。

【0005】例えばプログラムルーチンの端部と、中断により信号を送られる処理される次の入力値との間の時間に、信号プロセッサは特定の、通常特に電流が節約される待機状態(=WAIT指令コード)に置かれるか、或いは中断が生じる場合にも残留するエンドレスループにそのまま置かれる。

## 【0006】

【発明が解決しようとする課題】通常信号プロセッサの全ての内部ユニットが付勢されるプログラムルーチンの実行と、低パワー消費の待機状態との間のこの一定の変化のために、信号プロセッサは指令実行時間により決定される周波数領域のスプリアス信号だけでなくこの変化から生じるスプリアス信号を生じる。

【0007】従って、指令実行時間に依存する周波数のスプリアス信号に加えて通常、処理される有用信号のはるかに上に位置する少なくとも1つのスプリアス信号が生成され、その振幅と周波数はプログラムルーチンと待機状態との間の一定の変化によって決定され、その信号スペクトルは有用信号の周波数領域内又はこの周波数領域近くにある。

【0008】信号プロセッサとアナログサブ回路との間の結合が存在すると、処理されるアナログ信号の基準電位として作用し、または誘導性又は容量性混信により信号入力に結合される供給電圧で起こる小さいスプリアス信号でさえ、中断効果を有する。

【0009】印刷回路板または集積回路上のユニットの設備と独立して、共通の基準点に関する基準電位の特定の導体ルーチンは限定された範囲でのみ可能である。基準電位から解放された対称のアナログ信号は付加的な接続点と線を必要とする。

【0010】したがって、本発明の目的はプロセッサの周期的動作により生じるスプリアス信号が減少される方法を提供することである。

## 【0011】

【課題を解決するための手段】本発明によると、プロセ

10

20

30

40

50

は連続的プログラムルーチン間でプログラムルーチンの期間に対応する平均パワー消費を生じる待機ルーチンを実行する

【0012】プログラムルーチンは端部でプロセッサの低パワー消費を有する待機状態には繋がらず、プロセッサが平均パワー消費を有する実行期間の待機ルーチンに繋がり、平均パワー消費は可能な限りプログラムルーチンの実行の期間中の平均パワー消費から変化されない。プロセッサの平均パワー消費の周期的に反復する突然の変化は従って消去される。

【0013】プログラムルーチンが中断信号にตอบสนองして再開されると待機ルーチンは中止される。勿論プログラムルーチンの実行に必要なデータは変化されないように設計されなければならない。

【0014】待機ルーチンはプログラムルーチンの統計的パワー消費分配にほぼ対応するプロセッサの統計上のパワー消費分配を生じさせる指令コードのシーケンスを有することが有効である。

【0015】待機ルーチンのこのほぼ等しい統計的パワー消費分配の結果として待機ルーチンの期間でさえも一定のスプリアス信号スペクトルは指令サイクル時間の範囲で得られる。スプリアス信号スペクトルの周期的変化により生じる混合積信号もまた回避される。

【0016】それぞれの指令コードは指令コードの全てのグループのパワー消費の表示であるので、このほぼ等しい統計的パワー消費分配を達成するためプログラムルーチン中で使用される全ての指令コードの対応する分配は必要とされない。必要な特性を有する待機ルーチンは従って少数の選択された指令コードによって構成されることができる。

【0017】有効な待機ルーチンはデータバス読取り指令と、乗算加算指令と、データバス読取りヘジャンプして戻れ指令とを有し、フィルタ計算のプログラムルーチンにおいて使用される指令コードの約60%が比較的高いパワー消費を有するデータバスアクセスおよび乗算加算動作であり、一方プログラム分岐指令のように残りの指令は低パワー消費を有する指令であることによって可能にされる。

【0018】待機ルーチン期間にデータバスが可変内容の限定されていない状態にあるならば、待機ルーチンの開始時のデータバス読取り指令は特に有効である。従って入力値を一定に変化することによりプロセッサの変化するパワー消費は処理されるデータの値に依存することを考慮する。

【0019】本発明の1実施例では待機ルーチンはプロセッサのプログラムメモリの指令コードのシーケンスとして蓄積され、プログラムルーチンに続いて実行される。これは存在する適用プログラムの簡単な適応を可能にする。

【0020】本発明の別の実施例の新規のプロセッサで

は、待機ルーチンがプロセッサのマイクロコードの指令コードのシーケンスとして設けられ、予め定められた指令コードによって求められる。

【0021】この解決方法は信号プロセッサのプログラムメモリに蓄積された待機ルーチンより少ないプログラムメモリ空間しか必要としないが、プロセッサのマイクロコードは新規の方法に適合されなければならない。

【0022】本発明は添付図面を参照してより詳細に説明される。

10 【0023】

【実施例】図1はアナログデジタル信号処理のユニットのブロック図を示している。このユニット10は印刷回路板とチップの集積回路の両者に設けられることができる。ユニット10の入力12にはアナログ入力信号 $U_{in}$ が供給され、アナログ入力信号の基準電位は接地14である。アナログ増幅器16により増幅された後、アナログ入力信号 $U_{in}$ はアナログデジタルコンバータ18の入力に供給され、アナログデジタルコンバータ18は予め決められた反復率で同等のデジタル信号を生成する。アナログデジタルコンバータ18の出力はデータおよび制御バス20によりデジタル信号プロセッサ22に接続される。この信号プロセッサ22の基本的な構成要素はプログラムメモリPM、プログラムメモリのアドレスユニットPC、アキュムレータを有するALU、乗算器MUL、中間および最終結果を蓄積するRAM、タイミング回路CT、データおよび制御バス20を制御するデータおよび制御バス制御ユニットBCUである。結果的な値の出力のためにデジタル信号プロセッサはデータおよび制御バス20によりデジタルアナログコンバータ24の入力に接続され、このコンバータ24のアナログ出力信号 $U_{out}$ はユニット10の出力26に転送され、この出力は入力信号 $U_{in}$ と同様に基準電位として接地14を有する。

【0024】例えば5Vの供給電圧 $U_d$ はユニット10の入力28を通じてデジタル信号プロセッサ22に供給される。アナログ増幅器16、アナログデジタルコンバータ18、デジタルアナログコンバータ24はユニット10の別の入力30を通じて例えば12Vの供給電圧 $U_a$ を供給される。

【0025】必要な供給および基準電圧は、デジタル信号プロセッサの供給電圧およびコンバータ18、24の部分供給と同様、図面を簡単にするため示されていない、動作に必要なクロック信号とクロック速度分割器は示されていない。

【0026】アナログ増幅器16、アナログデジタルコンバータ18、デジタル信号プロセッサ22、デジタルアナログコンバータ24は接地導線32、34、36、38によりノード40に接続されている。このノード40はライン抵抗42を通じてユニット10の接地端子44に接続されている。接地ワイヤのこの簡単な表示では直 $R_L$ を有するライン抵抗42はラインの共通のルートからの外部ユニット内外で生じる

50

全ての結合抵抗を表している

【0027】このライン抵抗42の両端の電圧の降下はアナログ増幅器16、アナログデジタルコンバータ18、デジタルアナログコンバータ24のアナログ部分に特に影響し、これは基準電位として内部ノードを使用する。このことは例えばアナログ増幅器16が入力信号 $U_{in}$ を増幅するのではなく $I_0$ がユニット10の総パワー消費であるとして $(U_{in}-R_L \times I_0)$ を増幅することを意味する。アナログ増幅器16、アナログデジタルコンバータ18、デジタルアナログコンバータ24のパワー消費は供給された入力信号 $U_{in}$ または出力信号 $U_{out}$ により僅かにのみ影響されるほぼ一定の平均時間値を有する。対照的に、デジタル信号プロセッサ22のパワー消費はプロセッサの動作で変化する。

【0028】図2aはプログラムルーチンへのプログラムメモリPCの配分の1例を示しており、図2bはプログラムルーチンの実行期間中のデジタル信号プロセッサのパワー消費を示している。

【0029】図2aにおいて、プログラムメモリアドレスPCスタートにより開始すると第1のプログラムルーチンBPはプログラムメモリ中に蓄積される。デジタル信号プロセッサを特に電流節約待機状態にスイッチするWAIT指令コードで終り、電流節約待機状態ではプロセッサは中断INTが生じるときのみそのままだに残される。プログラムルーチンBP内でこのプログラムルーチンの結果が完了されない条件的分岐が存在し、他のプログラムルーチンAP1、AP2が実行され、WAIT指令コードにより終了する。これらのプログラムルーチンAP1、AP2はプログラムルーチンBPに続いて蓄積される。

【0030】待機状態が残される中断INTは例えば新たなデジタル出力値が出力されることによりアナログデジタルコンバータ18(図1)によって、あるいはプロセッサ内の予め定められた時間間隔のタイミング回路CT(図1)により生じる。

【0031】プログラムルーチンの実行期間中のデジタル信号プロセッサのパワー消費 $I_m$ は図2bで示され、第1の中断INTで開始している。プログラムルーチンBPの実行時間 $t_0$ 。期間中、平均パワー消費 $I_m$ は平均値 $I_0$ に達する。

【0032】瞬間 $t_1$ においてプログラムルーチンBPは最終WAIT指令コードを実行し、パワー消費は値 $I_0$ に減少する。

【0033】パワー消費は別の中断INTが平均パワー消費 $I_m$ によってプログラムルーチンBPを再開するまでこの値 $I_m$ で残留する

【0034】このプログラムルーチンBPの実行期間中、条件的分岐はプログラムルーチンAP1が瞬間 $t_0$ から実行されることを生じさせる。このルーチンはWAIT指令コードによって瞬間 $t_1$ で終端し、WAIT指

令コードはパワー消費を値 $I_0$ に変化させる。

【0035】瞬間 $t_0$ においてプログラムルーチンBPは中断INTにより開始される、このプログラムルーチンBPの実行期間中、条件的分岐はプログラムルーチンAP2が瞬間 $t_0$ から実行されるようにする。このルーチンはWAIT指令コードによって瞬間 $t_1$ で終端し、このWAIT指令コードは再びパワー消費を値 $I_0$ に変化させる。瞬間 $t_2$ においてプログラムルーチンBPは開始され、これは付加的なプログラムルーチンAP1またはAP2なしに瞬間 $t_0$ でWAIT指令コードにより終了される。

【0036】図2bの図面より明白なように、プログラムルーチンBP、AP1、AP2の平均パワー消費 $I_m$ と待機状態のパワー消費 $I_0$ との間のパルス状の変化が中断信号の反復期間 $t_r$ で生じ、プログラムルーチンの平均パワー消費 $I_m$ を有するパルスは異なった実行回数により生じるパルス幅変調を受ける。

【0037】パワー消費の振幅の変化 $(I_m - I_0)$ とパルス幅変調により生じるスプリアス信号は可聴応用では特に中断を生じる。変化は周波数領域 $1/t_r$ でスプリアス信号を生じる。パルス幅変調の雑音スペクトルは有用信号の周波数領域に入るので特に中断される。

【0038】図3のaとbは図2のaとbと同一の状態におけるデジタル信号プロセッサの特性を示しているが、プロセッサのマイクロコードに設けられている本発明による待機ルーチンを有する。この待機ルーチンは個々の指令コードにより発動される。プログラムメモリ配分と動作時間の特性が同一である限り、図2のaとbの同一の参照数字が使用されている。

【0039】図3のaのプログラムメモリアドレスPCスタートより始めると、第1のプログラムルーチンBPはプログラムメモリに蓄積される。それはAWAIT指令コードで終了する。プロセッサのマイクロコードにおいてデータベース読取り指令、乗算加算指令、データベース読取りへ戻れ指令からなる待機ルーチンはこの指令コードAWAITと関連する。これらの指令によりデジタル信号プロセッサ内の最も適切な荷重がアドレスされる。

【0040】データベース読取り指令はバス制御ユニットBCUとALUまたは乗算器をアドレスし、乗算および加算指令は比較的高パワー消費を有する乗算器とALUをアドレスする、対照的に帰還ジャンプ指令の実行は低パワー消費を含む。指令のこの分配はデジタルフィルタのプログラムルーチンの待機ルーチンに対応する待機ルーチン期間の平均パワー消費を生じる。

【0041】プログラムルーチンの実行期間中デジタル信号プロセッサのパワー消費 $I_m$ は図3のbで示されており、第1の中断INTにより瞬間 $t_0$ において開始する。プログラムルーチンBPの実行時間 $t_0$ 。期間中平均パワー消費 $I_m$ は平均値 $I_0$ に到達する。

【0042】瞬間 $t_1$ でプログラムルーチンBPは最終

AWAIT指令コードを実行し、プロセッサのマイクロコードでは前述の待機ルーチンが動作される。この期間中、パワー消費は平均値 $I_m$ に残留する。瞬間 $t_2$ において中断INTにตอบสนองして待機ルーチンは中止され、平均パワー消費 $I_m$ を有するプログラムルーチンBPが再開される。

【0043】プログラムルーチンBPの実行期間中、条件的分岐はプログラムルーチンAP1が瞬間 $t_3$ から実行されるようにし、瞬間 $t_3$ は瞬間 $t_1$ においてAWAIT指令コードで終了する。

【0044】瞬間 $t_3$ においてプログラムルーチンBPは中断INTにより開始される。このルーチンの実行期間中、条件的分岐はプログラムルーチンAP2が瞬間 $t_4$ から実行させるようにし、このルーチンは瞬間 $t_4$ においてAWAIT指令コードで完了する。瞬間 $t_5$ にお

いてプログラムルーチンBPは開始され、付加的なプログラムルーチンAP1またはAP2なしにこれは瞬間 $t_5$ にAWAIT指令コードで終了する。

【図面の簡単な説明】

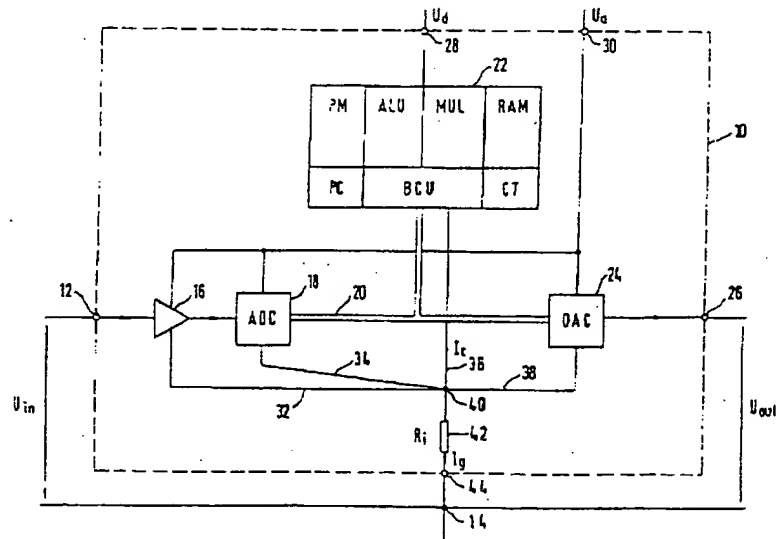
【図1】アナログデジタル信号処理を有するユニットの典型的なブロック図。

【図2】プログラムルーチンへのデジタル信号プロセッサのプログラムメモリの配置と、従来技術のプログラムルーチンの実行期間中の一致するパワー消費を示した

10 図。

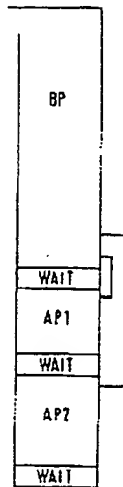
【図3】本発明によるマイクロコードが待機ルーチンを設けられたデジタル信号プロセッサのプログラムメモリの配分とプログラムルーチンと待機ルーチンの実行期間中、一致するパワー消費とを示した図。

【図1】

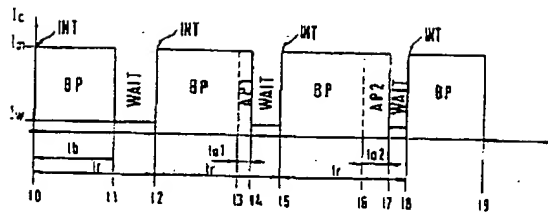


【図2】

(a)

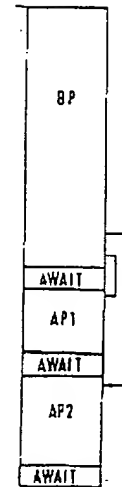


(b)

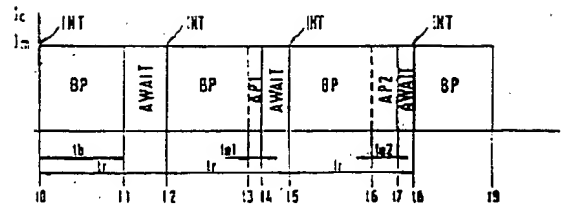


【図3】

(a)



(b)



フロントページの続き

(72) 発明者 トーマス・ヒルバート  
 ドイツ連邦共和国、デー — 7803、グン  
 デルフィンゲン、ベルクシュトラッセ 21  
 (72) 発明者 シュテファン・ミュラー  
 ドイツ連邦共和国、デー — 7800、フラ  
 イブルク・イム・ブライスガウ、ウンター  
 フェルトシュトラッセ 17

(72) 発明者 ユルゲン・ベッヒャー  
 ドイツ連邦共和国、デー — 7830 エメ  
 ンディングエン 13、リンデンベルクシュト  
 ラッセ 1アー  
 (72) 発明者 ビルフリート・ベルナー・ゲーリッヒ  
 ドイツ連邦共和国、デー — 7806 マル  
 ヒ、ヘレンシュトラッセ 65